3次元メモリのためのプラズマエッチングの現状と今後の展望

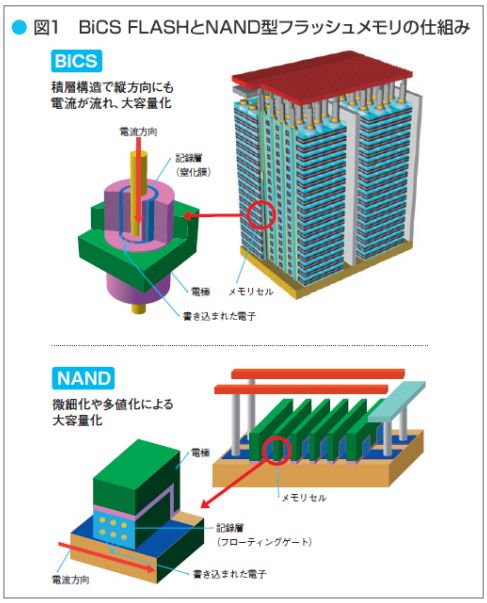
林　久貴

東芝メモリ株式会社 メモリ技術研究所 プロセス技術研究開発センター

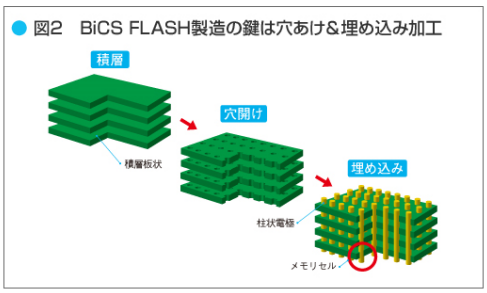
IoT時代の到来，SNSの普及，ますます高精細になる写真や動画などにより、今日の情報化社会で取り扱われるデータの量は増加の一途を辿っています。これらの大量のデータを管理するビッグデータシステムや、情報を半永久的に保存するデータセンターやクラウドサービスなど、情報処理の現場ではリアルタイム性が重視され、データを低消費電力で高速に処理、記憶、および管理できる大容量ストレージが求められています。

当社はNAND型フラッシュメモリを1987年に発明し、1991年に世界で初めて量産して以降、メモリ素子配線幅の微細化により記憶容量を増やしてきました。しかし微細化によって引き起こされる様々な問題により、平面構造のNAND型フラッシュメモリでは更なる容量増に対する技術難易度が非常に高くなっています。

そこで当社はこの問題を打破するため、フラッシュメモリの3次元積層構造考案し2007年に世界で初めて公表、開発を進めて三次元フラッシュメモリ：BiCS FLASHを製品化しました。平面構造のNAND型フラッシュメモリと比較して多くの特長を持つ3次元フラッシュメモリは、これらの市場要求に応える最適なソリューションです。



従来のNAND型フラッシュメモリは、シリコン平面上にメモリ素子を並べた構造ですが、3次元フラッシュメモリは、シリコン平面から垂直方向にメモリ素子を積み上げた構造を取っています（図１）。



製造技術の鍵の１つは、プラズマエッチングによる穴あけ加工で（図２）、これに関し、イオンエネルギー分布の制御技術について説明します。

［講演者略歴］東芝メモリ株式会社 メモリ技術研究所 プロセス技術研究開発センター　主幹。応用物理学会プラズマエレクトロニクス分科会副幹事長。
1989年東京大学大学院工学系研究科修士課程修了後、株式会社東芝ULSI研究所に入社。工学博士（東京大学）。入社以来、一貫してプラズマを用いた半導体の微細加工技術の研究開発に取り組み、メモリ製品、ロジック製品の最先端加工技術に携わってきました。最近は、次世代3次元メモリ向けプラズマエッチング技術の開発に従事。