

半導体製造におけるプラズマエッチングプロセスの最新動向

栗原優

日立研開

近年、携帯端末や高速無線通信の普及によって、時間/場所を問わずネットワーク上のデータセンターに接続し、検索やソーシャルネットワーキングといったサービスを楽しむようになった。今後は、家電や車両などのあらゆる物がインターネットに繋がれてデータを送受信するIoT (Internet of things)の普及が見込まれ、世界のデータ通信量は、年間2ZBにまで拡大すると予測されている[1, 2]。このようなデータ量の増大に対応するために、データ処理を担う半導体デバイスには、更なる回路性能の向上と、メモリ容量の増大が求められている。

最先端のLSIデバイスは、高性能化/低消費電力化を実現するため三次元構造が採用されるとともに、製造プロセスの複雑化が進んでいる。ロジックデバイス分野では14 nmノード以降、チャンネルを三次元構造としたフィン型電界効果トランジスタが製品化され、7 nmノード以降ではチャンネルをナノワイヤとしたGAA (Gate all around)構造になると予測される[3]。またメモリデバイス分野では、二次元方向におけるリソグラフィ微細化の限界を打破するために、メモリセルを三次元方向に多段積層する3D-NANDフラッシュメモリが、2014年より量産を開始している。メモリセル積層数は現在64層であり、2024年には100層以上になると予測されている[3]。

このような半導体デバイスの三次元化/微細化の進展に伴い、デバイス製造におけるプラズマエッチングに対して、従来の高選択比/垂直形状加工に加え、さらに原子層レベルの加工精度および等方的な加工技術の重要性が増している。特に原子層レベルの加工精度を実現するためには、表面反応を高精度に制御する必要がある。従来のエッチング技術では、加工表面へのエッチャント吸着/イオン入射/反応生成物の脱離が同時進行し、その全体の反応を制御していた。これらの反応をさらに高精度に制御するために、時間変調技術やサイクル処理の適用が進み、同時進行していた各反応を個別の反応として制御する技術が開発されている。特に、近年活発に開発が進んでいるALE (Atomic layer etching) 技術では、プラズマで生成したエッチャントを加工表面に供給し、吸着または変質層を形成する吸着工程と、イオン入射または他の方法により加工表面を加熱し、反応生成物の脱離を促進する脱離工程に、反応プロセスを分離し、これらの工程の繰り返し処理により原子層レベルの加工精度を実現した。

本講演では、先端LSI製造におけるプラズマエッチング技術の進展および最新のALE技術について述べる。

[1] 総務省, 平成28年版情報通信白書 (2016)

[2] S. Natarajan et al., Proc. IEEE Intl. Electron Devices Meeting, p. 71 (2014)

[3] International Technology Roadmap for Semiconductors 2.0, 2015 edition (2015)

[講演者略歴] 栗原優

慶應義塾大学理工学部電気工学科卒業(1996年3月)、工学博士(慶應義塾大学)。2001年に(株)日立製作所に入社後、研究開発グループにおいて半導体製造エッチング装置およびプラズマプロセスの研究開発に従事。